

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-053511

(43)Date of publication of application : 25.02.1994

(51)Int.Cl.

H01L 29/784

(21)Application number : 04-200884

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 28.07.1992

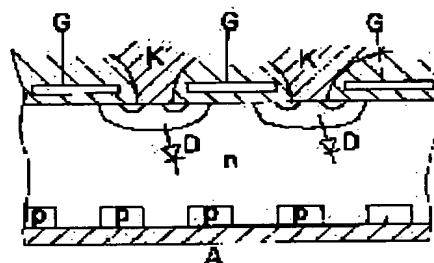
(72)Inventor : FUJII KAZUHISA

(54) STRUCTURE FOR INSULATED GATE BIPOLAR TRANSISTOR

(57)Abstract:

PURPOSE: To reduce cost and mounting area at the time of packaging by forming an equivalent diode connected in reverse parallel between cathode and anode thereby eliminating the need of a discrete reverse parallel diode being required at the time of AC operation.

CONSTITUTION: Impurities having characteristics reverse to those of n-type substrate, i.e., p-type impurities, are diffused in mesh into the rear surface of the n-type substrate on the anode electrode A side thus forming an equivalent diode D in a chip. The diode D is connected in reverse parallel between anode A and cathode K of an insulated gate bipolar transistor. Since a diode connected in reverse parallel between anode A and cathode K is formed equivalently, a discrete diode is not required to be connected reverse parallel at the time of AC operation resulting in reduction of cost and mounting area at the time of packaging.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] Structure of the insulated-gate type bipolar transistor characterized by forming the equivalence-diode which the rear face of a substrate is made to diffuse the impurity of a substrate and a reverse property in the shape of a mesh, and is connected to it in reverse parallel between a cathode and an anode, and changing.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the structure of an insulated-gate type bipolar transistor.

[0002]

[Description of the Prior Art] the insulated-gate type bipolar transistor Q1 which has such structure although drawing 5 shows the structure of a general insulated-gate type bipolar transistor, and Q2 the case where an alternating current load is driven by being reverse-in-series-alike, connecting as shown in drawing 6 , and making it switch by turns -- each insulated-gate type bipolar transistor Q1 and Q2 between anode A and Cathode K -- reverse -- parallel -- alike -- diode D1 and D2 It is necessary to connect, respectively. In addition, the insulated gate is shown by the inside G of drawing 5 .

[0003]

[Problem(s) to be Solved by the Invention] When carrying out parallel connection of the diode to an insulated-gate type bipolar transistor and forming it into 1 package like drawing 7 as mentioned above, in order to install the chip of the diode D a little smaller than the chip of the insulated-gate type bipolar transistor Q on the lead electrode AT for anodes, there was a problem that the area of the chip as the whole became large. In addition, KT shows the lead electrode for cathodes, and the lead electrode for the gates in GT.

[0004] Succeeding in this invention in view of the above-mentioned trouble, the place made into the purpose is to offer the structure of the insulated-gate type bipolar transistor which does not need to supply reverse parallel diode required at the time of alternating current use with another chip.

[0005]

[Means for Solving the Problem] this invention forms the equivalence-diode which the rear face of a substrate is made to diffuse the impurity of a substrate and a reverse property in the shape of a mesh, and is connected to it in reverse parallel between a cathode and an anode, in order to attain the above-mentioned purpose.

[0006]

[Function] It **, and since the diode which carried out the antiparallel connection can be formed in equivalent between an anode and a cathode according to this invention, at the time of alternating current use, it becomes unnecessary to supply the diode linked to reverse parallel with another chip, and reduction of the cost in the case of package-izing and a component-side product is attained.

[0007]

[Example] An example explains this invention below. Drawing 1 shows the cross-section structure of one example of this invention, makes the rear face of n type substrate by the side of the anode electrode A diffuse the impurity of n type substrate and a reverse property, i.e., a p type impurity, in the shape of a mesh, as shown in drawing 2 , and forms Diode D in equivalent in a chip by this diffusion. This diode D serves as a form by which the antiparallel connection was carried out as shown at drawing 3 between anode A and the cathode K of an insulated-gate type

bipolar transistor. In addition, you may make it mesh-like diffusion become reverse mesh-like, as shown in drawing 4 . Moreover, what is necessary is just to diffuse an n type impurity in the shape of a mesh in the case of p type substrate.

[0008] Moreover, when taking the above structures, surface both sides of Si wafer must form a pattern. And generally, although the mask alignment in both sides is difficult, in the case of this invention, it is possible for it to become unnecessary to be able to take ** etc. probable, if size of the mesh which is made to diffuse an impurity to a chip size and is formed is made small enough, and to set a surface pattern and a pattern on the back, and to supply simply.

[0009]

[Effect of the Invention] Since this invention forms the equivalence-diode which the rear face of a substrate is made to diffuse the impurity of a substrate and a reverse property in the shape of a mesh, and is connected to it in reverse parallel between a cathode and an anode It becomes unnecessary to be able to form the diode connected to reverse parallel at the time of alternating current use on the chip of a transistor, therefore to supply diode with another chip, and is effective in reduction of the cost in the case of package-izing and a component-side product being attained.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the cross section of one example of this invention.

[Drawing 2] It is explanatory drawing of an example of mesh-like diffusion same as the above.

[Drawing 3] It is a representative circuit schematic same as the above.

[Drawing 4] It is explanatory drawing of the other examples of mesh-like diffusion same as the above.

[Drawing 5] It is the cross section of the conventional example.

[Drawing 6] It is the circuit diagram of the example of use same as the above.

[Drawing 7] It is chip mounting state explanatory drawing of the conventional example.

[Description of Notations]

A Anode

K Cathode

G Gate

D Diode

[Translation done.]

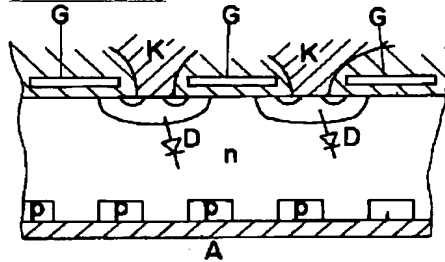
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

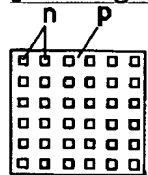
DRAWINGS

[Drawing 1]

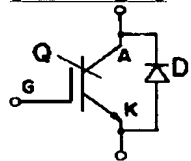


A アノード
K カソード
G ゲート
D ダイオード

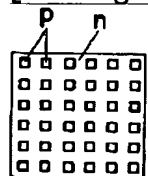
[Drawing 2]



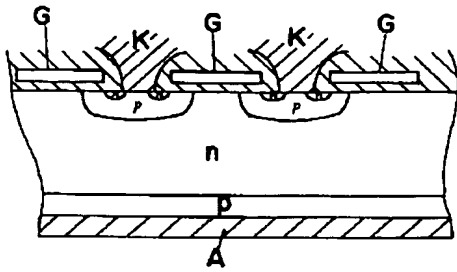
[Drawing 3]



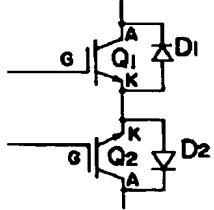
[Drawing 4]



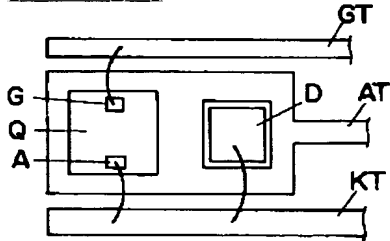
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-53511

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

H01L 29/784

識別記号

庁内整理番号

FI

技術表示箇所

9168-4M

9168-4M

H01L 29/78

321 J

321 K

審査請求 未請求 請求項の数1(全3頁)

(21)出願番号

特願平4-200884

(22)出願日

平成4年(1992)7月28日

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 藤井 和久

大阪府門真市大字門真1048番地松下電工株式会社内

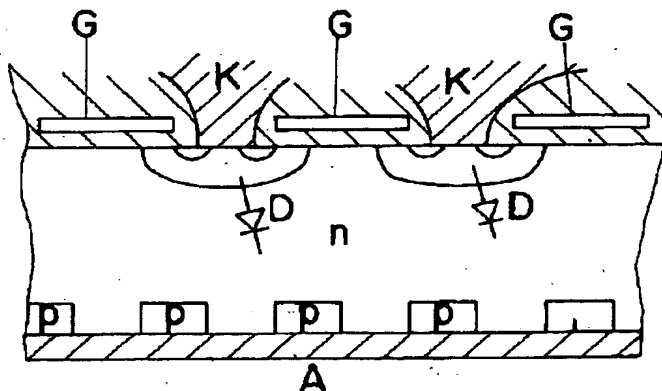
(74)代理人 弁理士 石田 長七 (外2名)

(54)【発明の名称】 絶縁ゲート型バイポーラトランジスタの構造

(57)【要約】

【目的】 交流使用時に必要な逆並列ダイオードを別チップで供給する必要がある絶縁ゲート型バイポーラトランジスタの構造を提供するにある。

【構成】 アノード電極A側のn型基板は逆特性の不純物、つまりp型の不純物をメッシュ状に拡散させ、この拡散によりチップ内に等価的にダイオードDを形成している。



A アノード
K カソード
G ゲート
D ダイオード

【特許請求の範囲】

【請求項1】基板の裏面に基板と逆特性の不純物をメッシュ状に拡散させてカソードとアノードとの間に逆並列的に接続される等価的なダイオードを形成して成ることを特徴とする絶縁ゲート型バイポーラトランジスタの構造。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、絶縁ゲート型バイポーラトランジスタの構造に関する。

【0002】

【従来の技術】図5は一般的な絶縁ゲート型バイポーラトランジスタの構造を示しているが、このような構造を持つ絶縁ゲート型バイポーラトランジスタ Q_1 、 Q_2 を図6に示すように逆直列に接続して、交互にスイッチングさせることにより、交流負荷を駆動する場合、夫々の絶縁ゲート型バイポーラトランジスタ Q_1 、 Q_2 のアノードA・カソードK間には逆並列にダイオード D_1 、 D_2 を夫々接続する必要がある。尚図5中Gは絶縁されたゲートを示す。

【0003】

【発明が解決しようとする課題】上述のようにダイオードを絶縁ゲート型バイポーラトランジスタに並列接続して図7のように1パッケージ化する場合、絶縁ゲート型バイポーラトランジスタQのチップよりやや小さいダイオードDのチップをアノード用のリード電極AT上に設置するため、全体としてのチップの面積が大きくなるという問題があった。尚KTはカソード用のリード電極、GTはゲート用のリード電極を示す。

【0004】本発明は、上述の問題点を鑑みて為されたもので、その目的とするところは交流使用時に必要な逆並列ダイオードを別チップで供給する必要がない絶縁ゲート型バイポーラトランジスタの構造を提供するにある。

【0005】

【課題を解決するための手段】本発明は、上述の目的を達成するために基板の裏面に基板と逆特性の不純物をメッシュ状に拡散させてカソードとアノードとの間に逆並列的に接続される等価的なダイオードを形成したものである。

【0006】

【作用】而して、本発明によればアノードと、カソードとの間に逆並列接続したダイオードを等価的に形成することができるため、交流使用時に逆並列に接続するダイ

オードを別チップで供給する必要がなくなり、パッケージ化の際のコスト、実装面積の低減が可能となる。

【0007】

【実施例】以下本発明を実施例により説明する。図1は本発明の一実施例の断面構造を示しており、アノード電極A側のn型基板の裏面にn型基板と逆特性の不純物、つまりp型の不純物を図2に示すようにメッシュ状に拡散させ、この拡散によりチップ内に等価的にダイオードDを形成する。このダイオードDは絶縁ゲート型バイポーラトランジスタのアノードA・カソードK間に図3に示すように逆並列接続された形となる。尚メッシュ状の拡散は図4に示すように逆メッシュ状となるようにしても良い。またp型基板の場合にはn型の不純物をメッシュ状に拡散させれば良い。

【0008】また上記のような構造をとる場合、Siウエハの表面両面ともパターンを形成しなければならない。そして一般的に両面でのマスク合わせは困難であるが、本発明の場合、チップサイズに対して不純物を拡散させて形成するメッシュのサイズを十分に小さくすれば確率的に均等が取れ、表面のパターンと裏面のパターンとを合わせる必要がなくなり、簡単に供給することが可能である。

【0009】

【発明の効果】本発明は、基板の裏面に基板と逆特性の不純物をメッシュ状に拡散させてカソードとアノードとの間に逆並列的に接続される等価的なダイオードを形成したものであるから、交流使用時に逆並列に接続するダイオードをトランジスタのチップ上に形成でき、そのためダイオードを別チップで供給する必要がなくなり、パッケージ化の際のコスト、実装面積の低減が可能となるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の断面図である。

【図2】同上のメッシュ状拡散の一例の説明図である。

【図3】同上の等価回路図である。

【図4】同上のメッシュ状拡散の他例の説明図である。

【図5】従来例の断面図である。

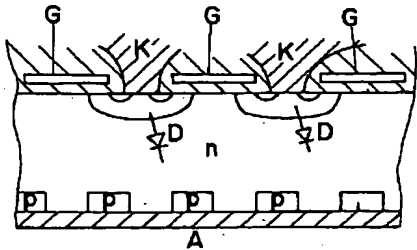
【図6】同上の使用例の回路図である。

【図7】従来例のチップ実装状態説明図である。

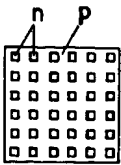
【符号の説明】

A アノード
K カソード
G ゲート
D ダイオード

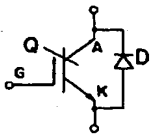
【図1】



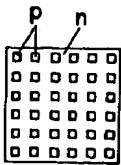
【図2】



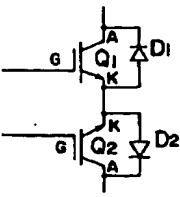
【図3】



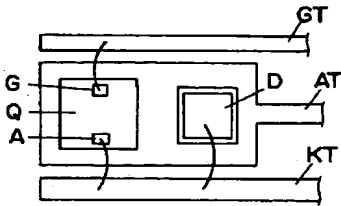
【図4】



【図6】



【図7】



A アノード
K カソード
G ゲート
D ダイオード

【図5】

